

スーパーソルダー／ファインピッチ はんだプリコート技術の開発

Super Solder/Development of Fine Pitch Solder Precoating Technology



長谷川 拓 / 電子材料事業部技術グループ第三チーム
Taku Hasegawa Research & Development, Electronics Materials Division

1 はじめに

CPUをはじめとする半導体パッケージはパソコン、携帯電話、デジカメ、家電製品やカーナビなどに搭載され、我々の生活に欠くことのできない電子部品になっている。この半導体パッケージの組み立てにはフリップチップ実装^{*1}という技術が多用されているが、電子機器の小型化、薄型化において欠くことのできない重要な技術であり、使用する接合材料や組み合わせの違いによって数種類の接合方式が存在する¹⁾ (図1)。その中でもはんだを用いる接合方式は信頼性が狭ピッチ化対応に優れており、たとえば小型の携

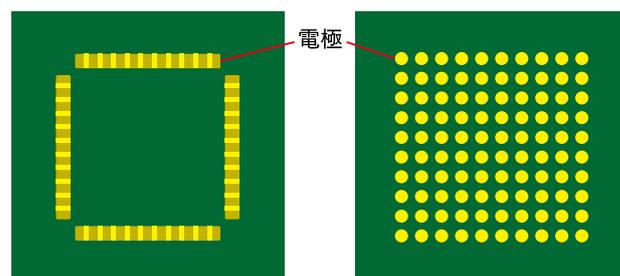
接合方式	はんだを用いる接合方式		はんだを用いない接合方式	
	はんだ-はんだ	金-はんだ	金-金(超音波)	ACF, NCF
断面形状				
狭ピッチ化	○	◎	○	○
信頼性	◎ (金属接合)	○ (金属接合)	△ (金属接合)	△ (接触接合)
コスト	○	○	◎	◎

ACF：異方導電性フィルム、NCF：絶縁性樹脂接着フィルム

図1 フリップチップ実装の接合方式

帯機器向けに普及している超ファインピッチペリフェラル基板 (図2①) の実装には金-はんだ接合による実装が、また車載向けのエアレイ基板 (図2②) についてははんだ-はんだ接合が多く用いられる。

電極への一般的なはんだプリコート法^{*2}は、はんだペースト印刷法や電解めっき法が挙げられる。はんだペースト印刷法は量産性に優れ、エアレイ基板を中心に多用されているが、ファインピッチ化にともないその適用限界が懸念されている。また最近のファインピッチペリフェラル基板には電解メッキ法によるはんだプリコートが用いられているが、電解メッキには電流供給用の配線を設けること

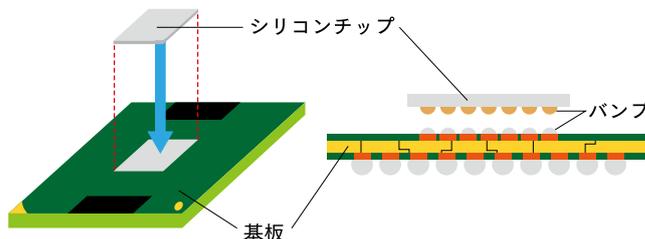


①ペリフェラル基板 ②エアレイ基板
周囲四辺に電極が配置されている基板 格子状に電極が配置されている基板
図2 基板タイプ

が必須であり、この配線が動作時のノイズ発生やパッケージの小型化に対して問題となっている。

本稿では、最新のファインピッチ基板へのはんだプリコートに対応すべく開発を進めてきたスーパーソルダーによるはんだプリコート技術について報告する。スーパーソルダーは基板のタイプにより2種類のはんだプリコート法を使い分けており、ペリフェラル基板に対しては「全面印刷プリコート法」を、エアレイ基板に対しては「ソルダーダムプリコート法」を提案している。

※1 フリップチップ実装



基板上にシリコンチップを実装する方法の1つ。チップ表面と基板を電氣的に接続する際、基板上に並んだバンプと呼ばれる突起状の端子によって接続。実装面積が小さくでき、配線が短いために電氣的特性が良いという特長がある。

※2 はんだプリコート法

あらかじめ電極部分をはんだで被覆(コーティング)しておく工法。後に部品を搭載して加熱・接合を行う。

2 実験方法

2.1 ペリフェラル基板向け「全面印刷プリコート法」

「全面印刷プリコート法」のプロセスフローを説明する。

プロセスは従来のペースト印刷法と同じ「ペースト印刷」「リフロー」「洗浄」の工程を経るため、スクリーン印刷機などの従来設備をそのまま使用できるというメリットがある。ペースト印刷法との違いは電極を含む広い範囲にペーストを塗布するため、従来のペースト印刷では対応不可能な数10 μ mピッチの超ファインピッチパターンへのプリコートが容易に実現できる。

プロセス手順は図3の通りである

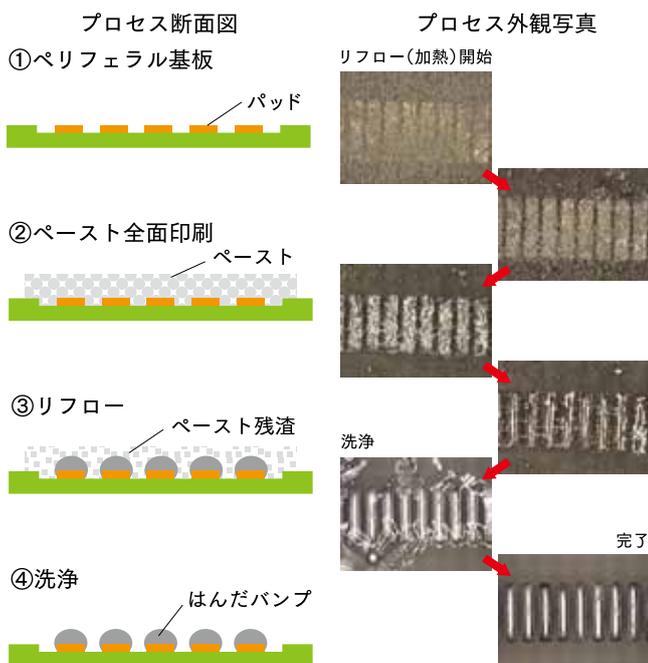


図3「全面印刷プリコート法」フロー

まず、電極を含む広い範囲にスーパーソルダーペーストを塗布し(②)、次にリフロー炉にて加熱を行う(③)。加熱により徐々に電極部分にはんだが析出していき、電極部分にのみバンプが形成される。バンプの周辺部にはペーストの残渣が残るので、洗浄(④)によって周辺の余分な残渣を除去しプリコートが完成する。

一般的なソルダペーストを用いてこの「全面印刷プリコート法」を実践すると、塗布したソルダペーストが加熱時に溶融してまとまったはんだの塊になってしまい、電極に対してうまくはんだプリコートができない。

近年の電子デバイスの小型化、薄型化、高機能化にともない、対象となる電極はファインピッチ化しており、これら最新の電極設計に対応するためには、加熱時におけるはんだ金属粒子の挙動をより精密に制御する必要がある。

2.2 スーパーソルダーのメカニズム

スーパーソルダーとは、金属のイオン化傾向を利用した化学反応により加熱中に合金を形成しながら電極上にはんだをプリコートする技術である²⁻³⁾。しかしながら、今回はこの化学反応を使わない最新のスーパーソルダーを紹介する。

新しいスーパーソルダーペーストは鉛フリーはんだの超

微粒子と特殊フラックスで構成されている。はんだ金属は一般的な鉛フリーはんだ組成である、Sn-3.0Ag-0.5CuやSn-3.5Agをはじめ、純SnやSn-Cu系などの金属組成を選択することができる。

加熱時のはんだ金属粒子の挙動を図4に示す。加熱時に

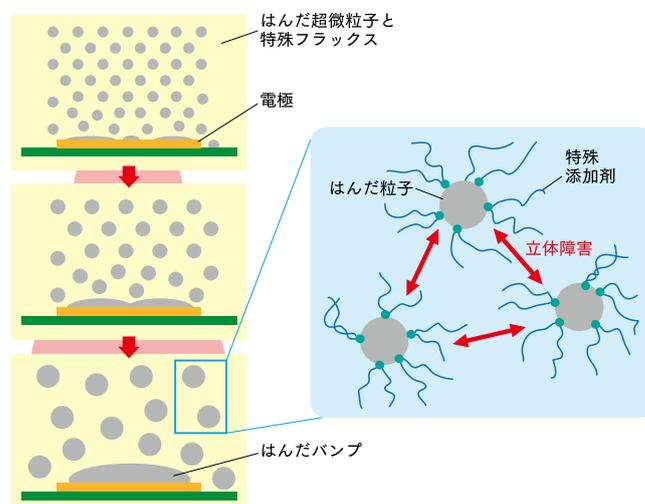


図4 加熱中のはんだ粒子の挙動

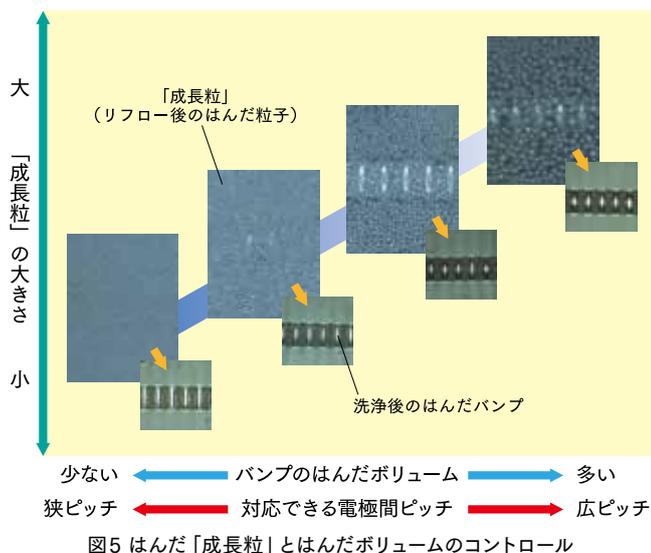
フラックス中の活性剤がはんだ粒子の酸化膜を除去し、はんだ粒子同士の融着が起ころはじめる。同時に、電極の近傍にあるはんだ粒子は電極に融着しはんだバンプを形成していく。フラックスには、はんだ粒子と相互作用を持つ特殊添加剤を開発し添加しており、この添加剤ははんだ粒子の表面にあってはんだ粒子が融着するとともに、その濃度が高まって来ると考える。はんだ粒子表面の添加剤がある濃度に達すると、立体的な障害でそれ以上粒子同士が近づけなくなり、はんだ粒子同士の融着は自動的に停止する。同時に電極へのはんだ粒子の融着も停止し、バンプの形成も終了する。

また、このようなバンプ形成方法の特徴から、はんだバンプ中にボイドがほとんど発生しないことを確認している。

はんだ粒子が加熱によって融着し大きくなったものを「成長粒」と呼んでいるが、フラックスに添加する添加剤をデザインすることで、この「成長粒」の大きさを制御することができる。成長粒を大きくすると同時に形成されるバンプのはんだボリュームも大きくなり、また逆に、成長粒を小さくすることで はんだボリュームを小さくすることも可能である。

図5はリフロー加熱後のはんだ粒子「成長粒」と洗浄後のはんだバンプを示したものである。このようにスーパーソルダーペーストはフラックスの配合で成長粒の大きさを制御することができる、すなわちバンプのはんだボリュームを任意にコントロールすることができるという特長がある。

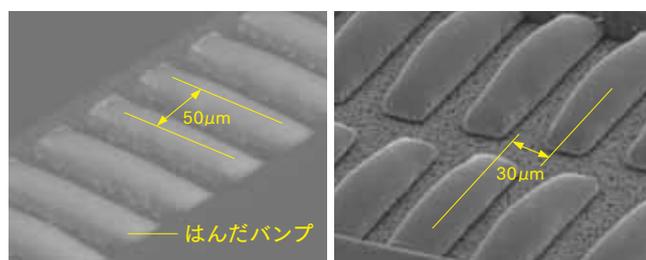
この特長を活かして電極を含む広い面積にペーストを印刷しても、さまざまなピッチの電極に対応したプリコートが可能である。



2.3 全面印刷プリコート法によるプリコート事例

このスーパーソルダーペーストを用いた全面印刷プリコート法によるプリコート事例を紹介する。図6は60~30 μmピッチ電極に対する平均はんだ高さとその標準偏差を示している。また50 μmピッチのストレート電極(写真①)と30 μmピッチのストレート電極(写真②)に対するプリコート外観を示している。いずれも写真のような安定したプリコートを得ることができた。

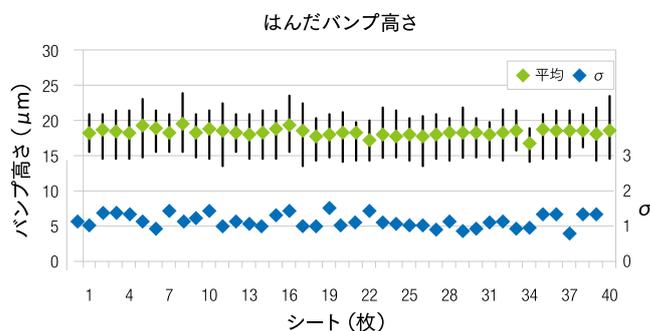
プリコート事例	1	2	3	4	
電極間ピッチ (μm)	60	50	35	30	
結果	平均はんだ高さ(μm)	14	12	14	1
	標準偏差(σ)	1.4	1.3	1.4	1.3
備考	—	写真①	—	写真②	



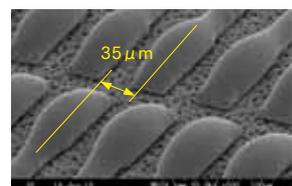
50μmピッチ・ストレート電極(写真①) 30μmピッチ・ストレート電極(写真②)
図6 プリコート事例

図7は35 μmピッチのハイボリューム(電極の一部が膨らんでいる)電極へのプリコート例である。またそのときはんだバンプの高さデータをグラフに示す。1枚あたり36個の個片が付いた基板40シートのはんだ高さを見ると、平均はんだバンプ高さは18 μm、平均の標準偏差(σ)は1.4とシート間でバラツキの少ない安定したプリコートが可能であることが分かる。

また形成された金-はんだ接合の断面図を見ると図8のように良好な接合結果が得られた。



結果(μm)	
はんだバンプ高さ	18.1
標準偏差(σ)	1.4



プリコート外観
図7 はんだバンプ高さ

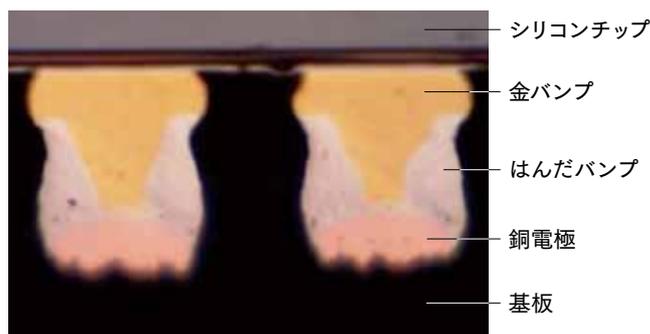


図8 金-はんだ接合

3 結果と考察

3.1 エリアレイ基板向け「ソルダーダムプリコート法」

比較的厚めのはんだ高さが要求されるエリアレイ基板に対して、先の「全面印刷プリコート法」を適用すると、1回の処理で十分な高さのはんだバンプを形成することは難しい。この問題に対してプリコート処理回数を複数回繰り返すことにより、要望する高さを得ることも可能であるが、生産性や基板熱履歴の面でデメリットが生じる。そのためエリアレイ基板には「ソルダーダムプリコート法」を提案している。

プロセスの手順は図9に示した通りである。

「ソルダーダムプリコート法」はDFR(ドライフィルムレジスト)をペースト印刷用マスクとする工法である。工程としてはエリアレイ基板にドライフィルムを貼り付け、リソグラフィ技術である露光と現像によってソルダーダムを形成する(②)。続いてソルダーダム内へスクリーン印刷法によりペーストを充填し(③)、そのままの状態でもり

フロー加熱を行う (④)。そしてバンプ形成後にDFRマスク部を剥離、残渣を洗浄することで完了する (⑤)。本工法ではメタルマスクを用いる場合に懸念されるペーストの転写精度を考慮する必要がなく、ファインピッチ基板に対しても高さばらつきの小さい安定したはんだバンプ形成が可能である。

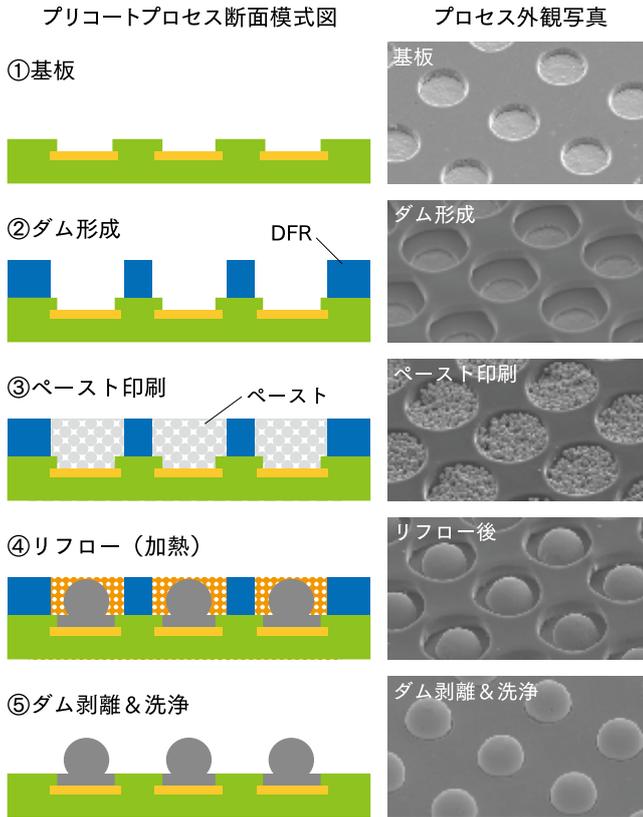


図9 ソルダダムプリコート法

3.2 ソルダダムプリコート法によるプリコート事例

図10に「ソルダダムプリコート法」の適用事例として20面付け（基板1枚あたり20個片がついた）150 μ mピッチ

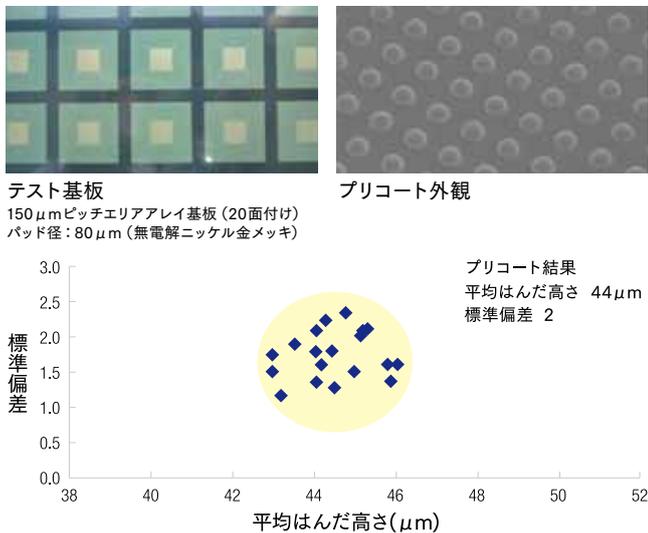


図10 ソルダダムプリコート法によるプリコート事例

ッチエリアレイ基板へのSn-Ag-Cuプリコート結果を示す。ファインピッチパターンの場合、従来のペースト印刷法 (図11) ではペーストの版抜け不良が起こりやすく、結果

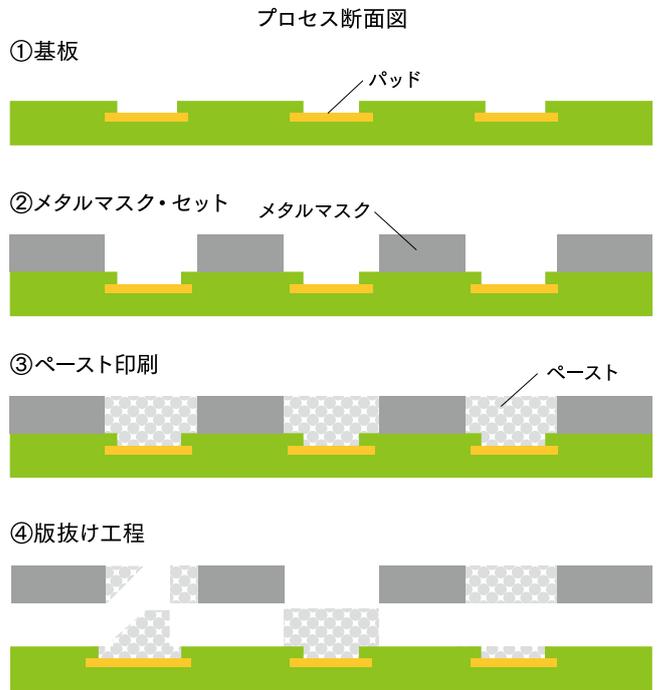


図11 従来のペースト印刷法の問題点

的にペースト供給量のばらつきによるはんだバンプ高さの不均一性を招く。従来印刷法による適用範囲は150 μ mピッチ程度がそのボーダーラインと考えられる。

それに対し「ソルダダムプリコート法」は150 μ mピッチエリアレイ基板において、平均はんだ高さ43~46 μ m、標準偏差 (σ) 1.2~2.3の安定したはんだプリコートが可能である。さらなるファインピッチ追従性については100 μ mピッチまで本工法の適用性を確認している。

4 おわりに

本稿では鉛フリースーパーソルダによる品質と量産性に優れた2種類のファインピッチはんだプリコート技術、「全面印刷プリコート法」と「ソルダダムプリコート法」を紹介した。これらの技術はスクリーン印刷法による優れた量産性を有しつつ高さバラツキの少ないはんだプリコートが可能であった。今後、さらなる微細化に向けてペースト材料、基板構造などもあわせて検討を行っていきたい。

<参考文献>

- 1) 村上元ほか、図解最先端半導体パッケージ技術のすべて、p.68、工業調査会(2007)
- 2) 菅沼克明ほか、鉛フリーはんだ技術・材料ハンドブック、p161、工業調査会(2007)
- 3) 菅沼克明ほか、環境調和型エレクトロニクスの信頼性向上技術、p84、シーエムシー出版(2009)